



TITLE:

<大学の研究・動向> 強誘電体メモリ技術のロジック応用と信頼性

AUTHOR(S):

野澤, 博; 前田, 佳均

CITATION:

野澤, 博 ...[et al]. <大学の研究・動向> 強誘電体メモリ技術のロジック応用と信頼性. Cue 2006, 15: 8-12

ISSUE DATE:

2006-01

URL:

<https://doi.org/10.14989/57891>

RIGHT:

強誘電体メモリ技術のロジック応用と信頼性

エネルギー科学研究科 エネルギー応用科学専攻 応用熱科学講座 エネルギー応用基礎学分野
教授 野 澤 博
nozawa@vega.energy.kyoto-u.ac.jp
助教授 前 田 佳 均
ymaeda@vega.energy.kyoto-u.ac.jp

1. はじめに

我々の周りには多くのエレクトロニクス製品が充満している。例えばパソコン、携帯電話、自動車のナビゲーションシステム、など。これらエレクトロニクス機器が身近になったのはごく最近のことである。20世紀初頭に始まるエレクトロニクスの歴史は真空管から半導体に代表される固体デバイスへの進歩発展さらにはそれらデバイスの集積回路化、大規模化に伴う小型軽量化低電力化など技術革新が連続して起きた。半世紀前には一つの電子スイッチを入れるスペースに現在は一億を超える素子が入った集積回路、これを超LSIと呼ぶ、が広く使われている。集積回路は単に数多くの素子を寄せ集めるだけでなくエレクトロニクスの小型軽量化低電力化および高性能化を一挙に達成したことにより、従来の技術、社会のあり方、限界を一気に飛び越え、我々の生活、社会、環境を一層よりよくする可能性を持っている。いままでの電子計算機の進歩発展を振り返るまでもなく、今後も高度情報社会に向けてますます集積回路研究の重要性が増すものと考えられる。中でも、21世紀に向けて来るウェアラブル・コンピューティング社会といわれる情報化社会に求められているシステムオンチップ（SoC）技術において次世代不揮発性半導体メモリ（NVSM）技術の研究が重要な課題であり、近年注目を集めているものとして強誘電体メモリ（FeRAM）がある。

2 強誘電体デバイス技術

2. 1 デバイス動作原理

FeRAMは強誘電体性を示す薄膜をキャパシタとしてメモリセルに用いることで電源を切っても記憶データが失われないという不揮発性とメモリの読み出し/書き込み動作をほぼ等しい時間内で行なえるというランダムアクセス性を兼ね備えている。強誘電体は一般に複数の金属元素を含む酸化物で構成され、ペロブスカイト構造と呼ばれる結晶構造をとる。

この強誘電体薄膜の上下に金属電極ではさみ、キャパシタ構造にしたものに電圧を印加、P-V特性を測定するとヒステリシス曲線を示す。データ記憶部にこの強誘電体キャパシタを用い、従来のCMOS技術を用いたセル選択用のMOSFETとを同一シリコン基板上に集積しメモリセルを構成する。図-1（a）に1T/1C型といわれるキャパシタ型FeRAMのメモリセル等価回路図を示す。このセルの構成は広く知られたDRAMセルの回路図と同一であるが、プレート線と呼ばれる分極反転制御用配線にパルスを印加するように設計されている点に特徴がある。

データ書き込み動作はワード線を用いてセルを選択した後にビット線とプレート線との間に電圧を印加、その向きを制御することにより強誘電体キャパシタの分極方向を上あるいは下に向けることで終了する。一方読み出し動作は同じくワード線を用いてセルを選択した後にプレート線にパルス電圧を印加、強誘電体膜の分極反転に伴う電流がビット線に流れるか流れないかをセンスアンプで検知す

るがパルス印加動作で分極の向きが反転したセルはパルスの立ち下がり時に再書き込みが自動的になされることで終了する。強誘電体メモリでは読み出し時に一時的にデータが破壊されるが動作終了時にもとのデータに回復するので、DRAMのようにリフレッシュ動作は必要としない。

2. 2 機能メモリ技術

機能メモリはノイマン型コンピュータと異なり超並列データ処理が可能となり、従来型コンピュータのボトルネックと言われた配線部でのデータフローレイトの限界を打破する技術として注目されている。さらに1T/1C型強誘電体メモリを原型にして、機能メモリに応用したものを図-1 (b) に示す。この機能メモリ回路セルは通常の1T/1C型強誘電体メモリに内部演算回路用に選択トランジスタおよび内部演算回路専用局所配線を付け加えたものである。この機能メモリアレイはビットシリアル・ワードパラレル動作に適した専用局所配線が施されており、この先には簡単な演算回路が結線されている。通常機能メモリは上位ワードと下位ワードの一对のワードをビットシリアルに読み出し対となったワードセルの情報に演算処理をすることが特長である。

誘電体キャパシタ特性のヒステレシス曲線を線形部と非線形部とにわけ、1T/1C型強誘電体をFeRAM/DRAMの多重メモリとして用いることも可能である。図-2に多重記憶型1T/1C強誘電体メモリの機能メモリ応用の概念を示すブロックダイアグラムを示す。

ここでは上位ワードを多重メモリのFeRAMモードを用い、一方下位ワードを同じくDRAMモードを用いて設計した。動作は下位ワードに相当するFeRAMモードのデータと上位ワードに相当するDRAMモードのデータを読み出し、これらの排他的論理和をとった結果を下位ワードとして機能するDRAMモードに書き込む。これをビットシリアルに操作し結果を外部に取り出した後新しいデータを下位DRAMモードで書き込み同様な処理をする。

ワードパラレルに演算が実行されるため並列処理が可能になる。したがって、データフロー型M/Cとして機能するので、データ量が大きく比較的簡単な演算処理を必要とする用途に向く

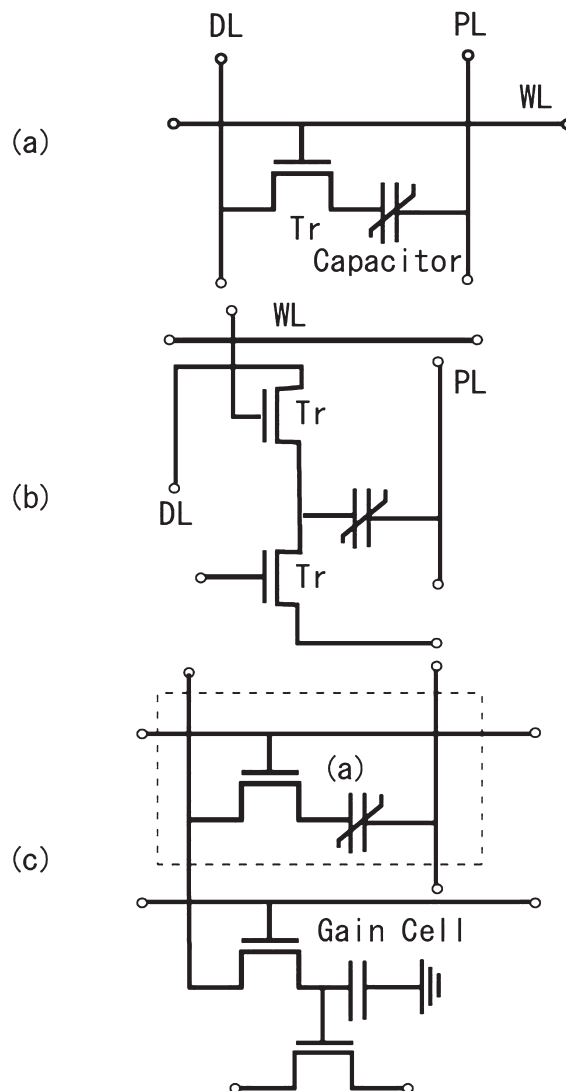


図-1 (a) 1T/1C型メモリセル (b) 機能メモリセル (c) プログラマブルスイッチ

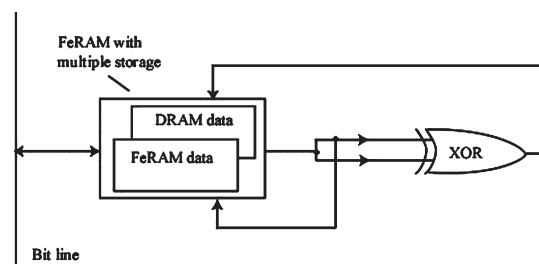


図-2 多重記憶型1T/1C強誘導体メモリの機能メモリ応用ブロックダイアグラム

といわれている。これにより上位ワードと下位ワードにおける一对のメモリセルを1つのFeRAMで置換できるため集積度が2倍になる。また通常の多値メモリを使う方式と比べてベリファイ回路を必要としないなどの点で有利である。

2. 3 論理LSI応用

論理LSIのカスタマイズ化の要求に伴いFPGAの需要が高まっている。SoCにFPGAの機能をもたせるためFeRAMをゲインセルと組み合わせた不揮発性プログラマブルスイッチセルを図-1(c)に示す。このセルをマトリクス上にレイアウトしたデバイスの特長は高速かつ低電圧でスイッチのパターンを書き換えることが出来ることである。こういったデバイスの特長は機能メモリと同様にデータフロー型M/Cとして優位さを発揮するものと考えられる。情報システムで近年注目を集めているセキュリティシステムの中で必要な暗号処理、特にコード変換を用いるものなどに有効である。計算機でこれを行なうことが一般的ではあるが来るべきウェアラブル情報社会ではポータブル化が求められており、将来的には専用LSIで処理できることが望まれる。こういった観点からRSA暗号処理システムへゲインセルと組み合わせた不揮発性プログラマブルスイッチセルを応用した回路ブロックについて調べ、スイッチブロックがそのデータに従い実時間でパストランジスタのオン/オフを切り替えることにより高速処理が可能になることを明らかにした。

3. 信頼性

3. 1 特性変動モード

今まで述べてきたように強誘電体メモリは理想的なNVSMとして将来の発展が期待され、その実用化が急ピッチで進行している状況である。FeRAMの実用化を進める上で解決しなければならない点もいくつか残されている。国際半導体ロードマップに示された微細化に伴う製造プロセス上の問題や、信頼性上の課題等がある。究極的に半導体デバイスで電源を切ってもデータが失われない、永久にということの実現不可能なためこの分野では10年以上というのが一般的な仕様とされるが、という不揮発性に対する要求を満足する上で最も重要な点は信頼性の確保である。強誘電体キャパシタに関する信頼性上のデータは揃いつつあり、代表的な劣化モードも把握できつつある。1T/1C型強誘電体メモリではデータ“1”または“0”を記憶するメモリセルの分極が読み出し動作ごとに反転を繰り返す。このような破壊読出し動作を採用する限り、分極反転の繰り返しによる強誘電体膜の疲労劣化について避けて通れない。疲労特性(Fatigue)として10年間の動作保証を考えると 10^{15} 回以上分極反転させても疲労、劣化しないことが要求される。現状では用途がメインメモリなどを想定しているため、書き換え回数がそれほど多くはないことを想定し、 10^{12} 回程度を実用上のクライテリアとしている。劣化速度は電界を強くすると加速されるが、温度にはそれほど依存しないのが特長である。

3. 2 信頼性物理モデル

双極パルスの繰り返し印加による、反転可能な分極が減少する信頼性劣化の物理メカニズムについては諸説あるが、定性的には分極ドメインのピンニングによって説明される。すなわち欠陥準位などのトラップ・センターへの可動電荷の捕獲により、分極ドメインの分極方向が固定され、このピンニング効果により分極ドメインの反転が阻止される。

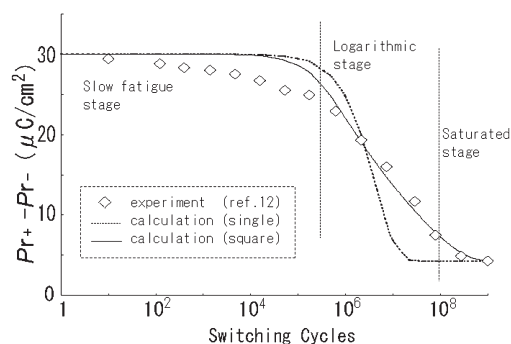
このピンニングモデルに基づき強誘電体の局所電場を考慮した電子運動論的熱電界電子放出速度およびインパクトイオン化による電荷生成を定量的に計算することで強誘電体キャパシタの疲労特性とその電圧／温度依存性を定量的に説明できる。強誘電体薄膜では、印加電圧の極性反転の際に大きな電場が膜にかかる。そこでこの電圧反転の瞬間ごく短時間にのみ熱電子が膜中に放出されると近似、

計算することが可能である。物質の電子に対する表面ポテンシャルのバリア（仕事関数）を越えて放出される熱電子の放出速度はリチャードソン-ダッシュマンの式で表される。

さらに強電界が加わるとポテンシャルが大きく傾き、バリアの幅が小さく、すなわち薄くなる。この薄くなったバリアを電子は量子力学的に通り抜けることが出来る。これをトンネル効果、トンネル電流等と称するが、このトンネル効果による放出確率はファウラー-ノルドハイムの式によって与えられる。したがって、強誘電体薄膜に反転電圧が印加されるようなケースについては、トラップからの熱電子放出速度が電界によって加速されると考えられる。

分極特性疲労特性は大きく次の三段階に分けることが出来る。（１）潜伏期間：急激な変化が起きるまでの初期的段階で残留分極の変化、現象は比較的緩やかである。（２）激変期間：残留分極値が累積スイッチング回数の対数に比例して激しく劣化、減少する段階で、この段階に入ると強誘電体キャパシタの残留分極値は回路上検出不可能になりメモリとして機能を失う。（３）飽和期間：残留分極値の劣化、現象が止まり、飽和傾向を示す。

図－３にこの三段階を区切って示す。同図では分極疲労特性の実測値が計算値と同時にプロットされている。計算は二種類のトラップエネルギー準位分布、単一レベル分布（デルタ関数型分布）およびブロードなエネルギー分布（正方形分布）に対して行なっている。単一レベル分布に対する計算結果は激変期間、段階における変化が急激で、実験に対して一致しているとはいえない。一方、正方形分布に対する計算結果は実験データとの一致度、特に、激変期間における、が良好である。



図－３ 強誘導体キャパシタの分極疲労特性

これからトラップ形成に寄与する原因が一つではなくいくつかの欠陥がランダムに寄与していることがいえるが、具体的な欠陥や元素等を挙げることは出来ないため、これらについては今後の検討が必要といえる。

次にこれらの結果を用いて疲労特性の印加電圧依存性について調べた。実験は5Vから9Vの範囲で行なわれており、計算もそれに合わせて実行された。全般によく一致するという結果が得られた。ちなみにパラメータのフィッティングは5Vで行い、他の電圧では5Vで得られたパラメータを使っているので、これらの結果から疲労現象のメカニズムとしてインパクトイオン化による効果を取り入れたことの妥当性が証明されたといえる。一方、疲労現象は実験的に殆ど温度依存性を示さないことが知られている。このインパクトイオン化による熱電界電子放出加速モデルを用いた計算結果も同じ傾向を示していることから、このモデルの妥当性が強化される。

3. 3 高信頼性技術

$PbZr_xTi_{1-x}O_3$ (PZT) からなるペロブスカイト型結晶を持つ強誘電体キャパシタの疲労特性は要求仕様の 10^{12} 回を保証するのが困難といわれており、強誘電体デバイスの実用化の妨げとなっていたが、様々な改善、提案がなされ、この問題も解決されることが明らかになりつつある。例えば、電極に白金を用いることが一般的であるが、これを導電性酸化物の一種である、イリジウム酸化やルテニウム酸化膜を用いることによって大幅に改善されることが報告されている。

また、ビスマス層状ペロブスカイト材料では、電極に白金を用いても疲労劣化は起こらない。現在、 $SrBi_2Ta_2O_9$ (SBT) や $Bi_{4-x}La_xTi_3O_{12}$ (BLT) などがFeRAMの強誘電体材料として実用化が進んでい

る。この層状ペロブスカイト型結晶構造ではビスマス酸化膜 (Bi_2O_3) 層が導電性であるため、電子の平均自由行程が律速されインパクトイオン化が起きなくなることが予想される。

外部電界が加わった時の電子の運動はPZTではフォノンとの衝突でエネルギーを失うまでエネルギーを獲得し続けるが、SBTのように導電性の膜が内部にあるとそこでエネルギー損失が生じるのでインパクトイオン化による電子、正孔対を励起するに十分なエネルギーを獲得できない。このモデルを基に具体的な数値を基にPZTとSBTの疲労特性を理論的に試算できる。

SBTではPZTの計算で用いたフィッティングパラメータをそのまま利用し、伝導電子をド・ブロイ波と考えると、導体中におけるエネルギーの減衰をインパクトイオン化係数に反映する。やや詳しく述べると、インパクトイオン化係数の計算で用いる平均自由行程がSBTの場合ビスマス酸化膜層の存在やペロブスカイト各層のずれによる熱電子の減衰が起きるため、実効的に短くなると考えられるが、ビスマス酸化膜層中で表皮効果による熱電子の減衰とペロブスカイト層中で電界による加速と各層のずれで起こる散乱とのバランスが取れ、熱電子のエネルギーは一定として計算する。

疲労特性の計算結果と実測データとはよく合っている。SBTは白金電極であっても優れた書き換え耐性 ($>10^{12}$) が得られていることが計算結果により明らかになった。

4. まとめ

強誘電体メモリ技術のロジック応用と信頼性について当研究室の成果を中心に紹介した。この流れの延長線上にウェアラブル・コンピューティングを含む新しい技術分野の創生出現が予測されると同時に、これらの進歩、発展が今後もIT分野のみならずエネルギー・環境分野にも大きく貢献するものと確信する。